

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 54-051728

(43)Date of publication of application : 23.04.1979

(51)Int.Cl. G06K 15/18
G09F 9/00
H04N 5/66

(21)Application number : 52-118076

(71)Applicant : SHARP CORP

(22)Date of filing : 30.09.1977

(72)Inventor : GAKO NOBUTOSHI
YAMANE YASUKUNI
SUZUKI CHUJI

(54) DRIVING METHOD FOR PICTURE DISPLAY UNIT

(57)Abstract:

PURPOSE: To increase the picture display speed and to avoid occurrence of the flicker by setting up the erase period and the write period alternately to the electrode line group every field.

CONSTITUTION: The write of the video signal is performed in the line sequential color TV system with the interlace scanning given. The erase of the odd lines and the write of the even lines are carried out for matrix panel MP in the first field of the TV signal, and the write of the odd lines and the erase of the even lines are performed in the second field respectively. The light emission is secured by the maintenance pulse for the period (1/2 full period) during which the erase pulse is applied after the write pulse. The write and erase pulses are applied in such timing, eliminating occurrence of the flicker

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑪公開特許公報(A)

昭54-51728

⑤Int. Cl.²
G 06 K 15/18
G 09 F 9/00
H 04 N 5/66

識別記号 101
日本分類 97(7) B 4
97(5) F 3
101 E 0

厅内整理番号 7629-5B
7013-5C
6246-5C

③公開 昭和54年(1979)4月23日
発明の数 1
審査請求 未請求

(全 6 頁)

⑫画像表示装置の駆動方法

⑬特 願 昭52-118076
⑭出 願 昭52(1977)9月30日
⑮発明者 賀好宣捷
大阪市阿倍野区長池町22番22号
シャープ株式会社内
同 山根康邦

大阪市阿倍野区長池町22番22号
シャープ株式会社内
⑯発明者 鈴木忠二
大阪市阿倍野区長池町22番22号
シャープ株式会社内
⑰出願人 シャープ株式会社
大阪市阿倍野区長池町22番22号
⑱代理人 弁理士 福士愛彦

明細書

1. 発明の名称

画像表示装置の駆動方法

2. 特許請求の範囲

1. 印加電圧と発光輝度との間に履歴特性を有し、マトリックス電極構造部にパルス電圧を印加することにより動画像表示を実行する画像表示装置において、前記マトリックス電極構造部の電極ラインは群分割された第1の電極ライン群と第2の電極ライン群とから成り、該第1の電極ライン群と第2の電極ライン群を1フィールドでそれぞれ消去期間と書込期間とに対応せしめ、フィールド毎に前記各電極ライン群に消去期間と書込期間を交互に設定して画像表示速度を高速化することを特徴とする画像表示装置の駆動方法。

3. 発明の詳細な説明

本発明はメモリー機能を有するEL素子を使用したテレビジョン画像等の動画像を表示する画像表示装置に関するものである。

MnをドープしたZnS、ZnSe等の半導体発光薄膜をY₂O₃、Si、N₂、TiO₂、SiO₂、SiO₂、Ta₂O₅等の誘電体薄膜でサンドイッチした三層構造ZnS:Mn(又はZnSe:Mn)薄膜EL素子は数KHzのAC電圧印加によって高輝度発光し、しかも長寿命であるという特徴を有している。またこの薄膜EL素子の発光に関しては印加電圧を昇圧していく過程と高電圧側より降圧していく過程で、同じ印加電圧値に対して発光輝度が異なるといったヒステリシス特性を有していることが発見され、そしてこのヒステリシス特性を有するEL素子に印加電圧を昇圧する過程に於いて、光、電界、熱等が付与されるとEL素子はその強度に対応した発光輝度の状態に励起され、光、電界、熱等を除去して元の状態に戻しても発光輝度が高くなった状態に留まるといったメモリー現象が存在することが知られている。

一般にEL素子を表示素子として用いる場合第1図(a)(b)に示す如くマトリックス型電極配置が採用される。第1図で、1はガラス板、2は格子状

に配置した透明電極、3はY₁O₃等の誘電物質、4はMn等をドープしたZnS等の発光層、3'は3と同じ誘電物質、5は電極2と直交するよう配置したアルミニウム等から成る背面電極である。かかる構造の電子において透明電極群2のうちの1つと背面電極群5のうちの1つに適當な交流電圧を加えると、この2つの電極の交叉した部分のみが発光する。これが画面の一絵案に相当する。

いまマトリックス型EL素子の一絞素に両極性
パルスを印加した時の印加電圧と発光輝度との関
係を第2図(a)(b)(c)に示す。EL素子に、第2図(a)
に示す如く、 t_1 、 t_2 のタイミングで振幅 $+V_S$
の維持パルスを印加したときの発光輝度は第2図
(b)(c)で示す如く B_S である。次に t_2 のタイミン
グで振幅 V_w の書き込みパルスを印加すると瞬時的に
 B_w の輝度で発光し、 $t_2 \sim t_3$ のタイミングで
印加される振幅 $+V_S$ の維持パルスでは発光輝度
は B_w となる。次に $t_3 \sim t_4$ のタイミングで振
幅 $+V_S$ の消去パルスを印加すると発光輝度は消

(3)

スは各発生器 14, 15, 16 から出力駆動回路 17 を通して電極群 Y_1, Y_2, \dots, Y_n に与えられる。これら一連の信号の流れは、クロック発生回路 13 からのクロックと TV 同期信号を合成してタイミングバルスを作るタイミング制御回路 9 によって制御される。このように配置されたディスプレイパネルを構成する要素のうち、所望する要素のみを選択する場合、各電極が水平、又は垂直の各行各列の要素に共通であるため、各電極の電圧を印加する場合工夫を要する。

今第3図のように n 行 m 列の電極で構成されている絶縁のうち、 i 列目の電極 X_i と j 行目の電極 Y_j で交叉している絶縁(i, j)が嵌込まれた後、維持バルスで発光が維持されて、更にその後消去される場合の、電極 X_i, Y_j と絶縁(i, j)に印加される電圧波形 $V_{X_i}, V_{Y_j}, V_{(i, j)}$ のタイムチャートを第4図(a)(b)(c)に示している。第4図(a)はE-Lパネルを用いた場合の上記印加電圧に対応した絶縁(i, j)の発光波形である。第4図において①は書き込みバルス、②は

特開昭54-51728(2)
 少しおよび t_{11} で印加される維持バルス発光輝度は再び B_s となる。発光輝度と印加電圧との間に、第2図(b)で示すごとき履歴特性がある。

以上のどとき特性を持つE-L素子を表示パネルとして組み込んだ画像表示装置の表示方式について、第3図、第4図とともに説明する。

第3図は($m \times n$)の格子を有するマトリックス電極構造のELパネルを有する画像表示装置の基本的構成ブロック図である。

日 L パネル 1 8 の (X_1, X_2, \dots, X_m) (Y_1, Y_2, \dots, Y_n) はそれぞれ水平、垂直に配置された電極群である。⑥より入力された複合映像信号は、信号分離回路 7 にて映像信号と同期信号に分離されそれぞれは信号処理回路 8 及びタイミング制御回路 9 へと導かれる。信号処理回路 8 は映像信号を順次サンプリングし、これを保持回路 10 に送り出す。これらの信号に応じて書込パルス発生器 11 から変調された書込パルスが output 駆動回路 12 を通して電極群 X_1, X_2, \dots, X_m に与えられる。一方維持パルス、消去パルス、選択パル

(4)

維持バルス、④は消去バルスである。また⑤は列電極に与えられる書き込み信号バルス、⑥は行選択バルスである。通常こののようなマトリックス型ディスプレイによく用いられる順次走査方式は、この消去バルス及び行選択バルスが1行ずつ順次選択されて各行を順次発光させる方式である。従ってメモリー付パネルで表示を行う際には特に重ね書きなどしない場合は、それが多階調表示であれ、2値表示であれ各検索には



という各パルスが与えられることになる。ここで

8は 継持パルス印加期間

Eは 消去パルス印加期間

Wは 音込選択バルス印加期間

である。尚各パルスは単発の場合も複数発の場合もあり得る。この場合各絵素は T_N が非発光期間、 T_B が発光期間である。そこで TV 表示のように一定時間間隔で書き、消去を行う場合、 T_N 期間

(5)

—142—

{8}

に対する T_w 時間の比を大きくとればそれだけ画面が明るくなり、メモリー付パネルが大画面表示に適することになる。

標準のテレビジョン信号において、1フレームは第1フィールドおよび第2フィールドよりなる。映像信号の書込みは1水平走査線分の信号を同時に書込む順次で行なわれ、かつインターレース方式を採用した場合、マトリックスパネルの奇数ライン (Y_1, Y_3, Y_5, \dots 等の奇数電極)、偶数ライン (Y_2, Y_4, Y_6, \dots 等の偶数電極) に書込みおよび消去パルスを印加するタイミングを第5図で示されるように、フィールド ($1/60$ 秒間) ごとに切換える。第5図において \times 印は消去パルスを印加するタイミング、○印は書込みパルスを印加するタイミングである。書込みパルスが印加されてから、消去パルスが印加されるまで全期間の $\frac{3}{4}$ は発光しており、画像表示速度は 15枚/秒である。この場合フリッカーが若干目立ちかつ動きの速い画像には追従できない等の問題点が残されていた。

本発明は上記現状に鑑み、画像表示速度が 30枚/秒

(7)

したとすると1フィールドには 80 本の偶数ラインに書込みパルスが印加される。標準テレビジョン信号において、1フィールド間に含まれる走査線数は 262.5 本であるが、このうち映像信号の含まれるのは約 240 本である。カウンターにより 240 個の水平同期信号をカウントし、そのうちより 80 個取り出せばよい。第7図で V_p は垂直同期信号、 H_p は水平同期信号である。 P_{sM} は V_p 信号を基準として発生させる信号であり、240 個の H_p 信号のカウントを開始するタイミングに用いられる。 SPL はサンプリング期間を示す信号である。 SEL は書込み選択パルスであり、書込みパルスが印加される垂直走査電極を選ぶためのものである。第7図に示されているように第1フィールドにおいては、奇数番目の電極 ($Y_1, Y_3, Y_5, Y_7, \dots, Y_{15}$) に、1 個ずつ書込み選択パルスが印加される。 P_{sM} は、負電圧消去パルス、 P_{sp} は、正電圧消去パルスであり、第1フィールドにおいてはマトリックスパネルの偶数番目の電極 (Y_2, Y_4, \dots, Y_{16}) に印加される。たとえば Y_2

特開昭54-51728(3)
となる回路方式を提供することにより上記問題点を有効に解決することを目的とする。

第6図に本発明の1実施例であるタイミングチャートを示す。映像信号の書込みは順次方式で行ない、かつインターレース走査を行なうこととする。テレビジョン信号の第1フィールドにおいてはマトリックスパネルの奇数ラインの書込みおよび偶数ラインの消去を行なう。第2フィールドにおいてはマトリックスパネルの奇数ラインの消去および偶数ラインの書込みを行なう。書込みパルスが印加されてから消去パルスが印加されるまでの期間 (全期間の $\frac{3}{2}$) は維持パルスにより発光している。前述したごときタイミングで、書込みおよび消去パルスを印加すればフリッカーは生じなくなる。

1実施例としてマトリックスパネルの垂直走査電極数が 160 本のときの、各種タイミングパルスの関係を第7図に示す。インターレース走査を行なう場合は、ある1フィールド間 ($1/60$ 秒間) で 80 本の電極の奇数ラインに書込みパルスを印加

(8)

電極には図に示す 6 個の消去パルスを印加すればよい。消去パルスの数はタイミングを考慮することにより変えることができる。 P_{sM} は負電圧維持パルス、 P_{sp} は正電圧維持パルスを印加するタイミングを示す。 P_{sM} と P_{sp} を続けて印加するのは BL の過渡特性による発光輝度ムラを減少させるためである。第7図の例では維持パルスはこの場合水平同期信号の 35 個おきに発生させており周期は約 1.6 msec である。第2フィールドにおいては、書込み選択パルスおよび消去パルスが印加されるラインは奇数および偶数ラインについて逆となる。書込み選択パルスおよび消去パルスを発生させるタイミングは第7図と同様に考えることができる。

第8図に本発明の方式を採用した画像表示装置の構成ブロック図を示す。入力端子 19 より入力された複合映像信号は、信号分離回路 20 にて、映像信号 21、水平および垂直同期信号 22 に分離される。映像信号 21 はさらに、信号処理回路 23 により時間的に順次サンプリングパルスで抽

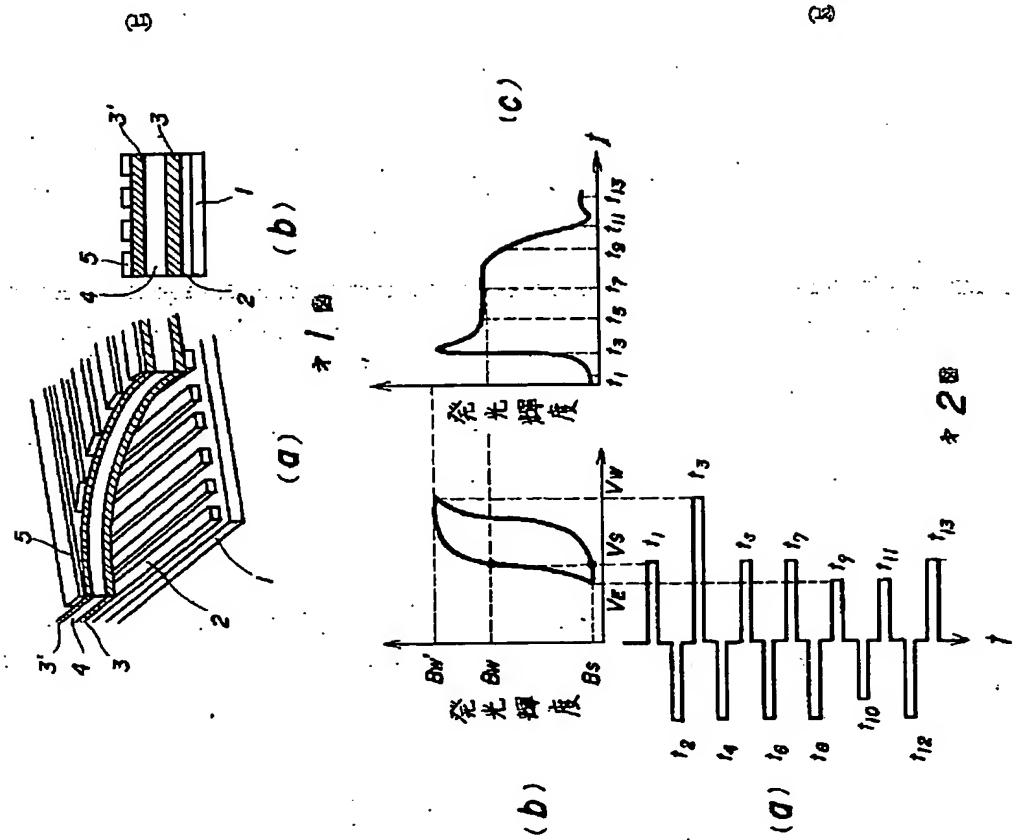
(9)

出され、アナログ信号がデジタル信号に変換され、保持回路 24 で一定期間保持され、その後水平駆動回路 25 により E L パネルの水平電極群 $X_1 \sim X_m$ に印加される。26 はクロックパルス発生回路であり、この回路からの信号はタイミングパルス発生回路 27 で水平および垂直同期信号 22 と合成され、各回路のタイミング制御信号を発生する。28 は選択パルスタイミング信号発生回路 29 は消去パルスタイミング信号発生回路でありマトリックス回路 31 で選択・消去パルスが合成され 32 の垂直駆動回路に印加される。30 は維持パルスタイミング信号発生回路であり、出力信号は垂直駆動回路 32 に印加される。垂直駆動回路 32 の出力は E L パネルの垂直電極群 $Y_1 \sim Y_n$ に印加される。

以上詳説した如く画像表示速度を 30 枚/秒とすれば、フリッカーはなくなり、良好な画像を得ることができる。

4. 図面の簡単な説明

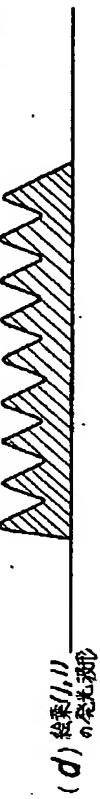
第 1 図(a)(b)はマトリックス構造 E L 素子の一部



特開昭54-51728(4)
切欠斜視図及び断面図、第2図(a)(b)(c)は E L 素子に印加されるパルス波形、E L の発光輝度と印加電圧との関係及び発光輝度を示す図、第3図は画像表示装置の基本的構成を示すブロック図、第4図は第3図の画像表示装置に印加される電圧波形のタイミングチャート図、第5図は画像表示速度が 18 枚/秒のときのタイミングチャート図、第6図は画像表示速度が 30 枚/秒のときのタイミングチャート図、第7図は各種パルス信号のタイミングチャート図、第8図は本発明の方式を採用した画像表示装置の構成を示すブロック図である。

代理人 弁理士 福士愛

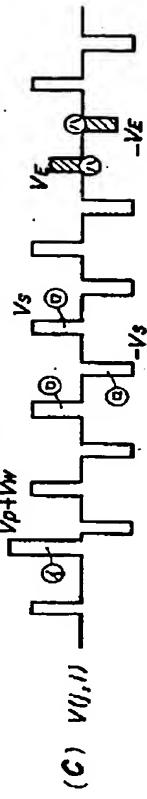
図4



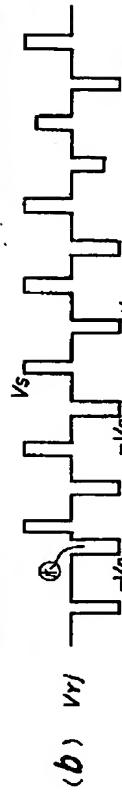
(d) 線率(1/60 Hz)の発光波形



(c) $V_{U, l}$



(b) $V_{U, l}$



(a) $V_{U, l}$

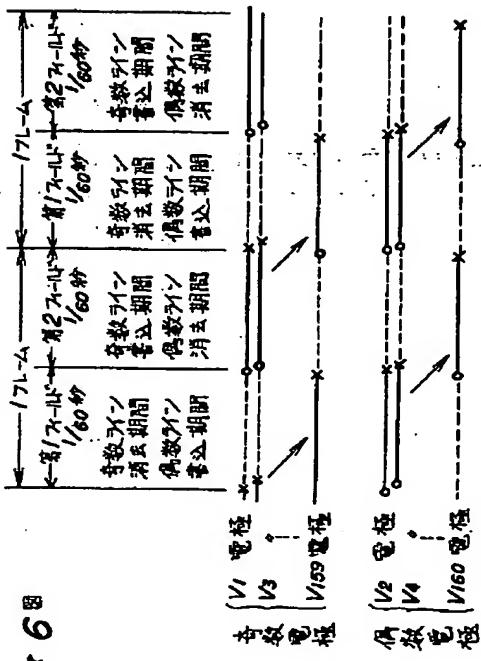


図6

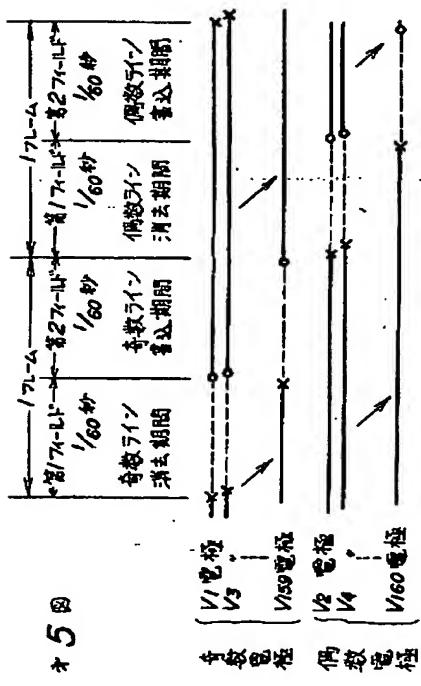


図5

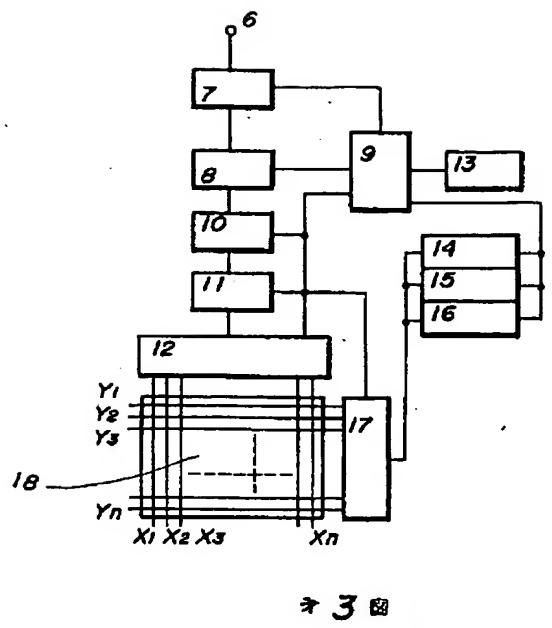


図4

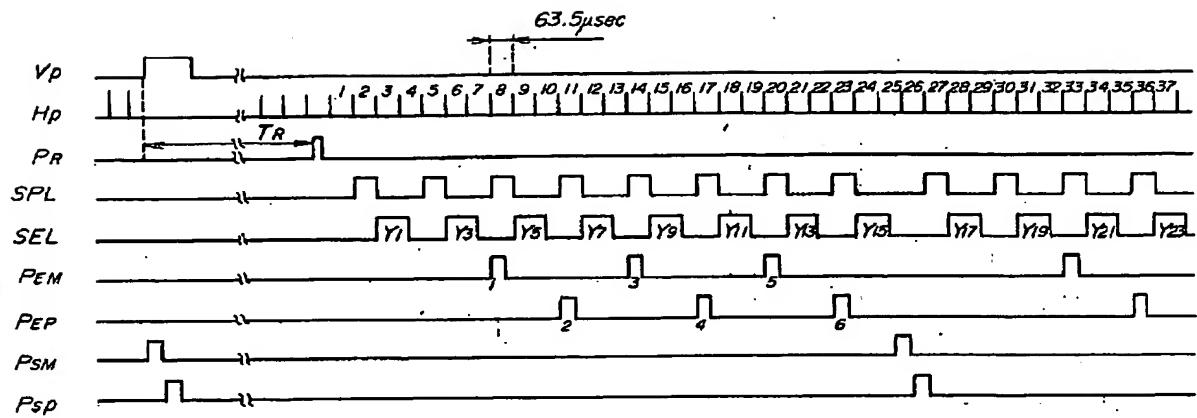


図 7

Best Available Copy

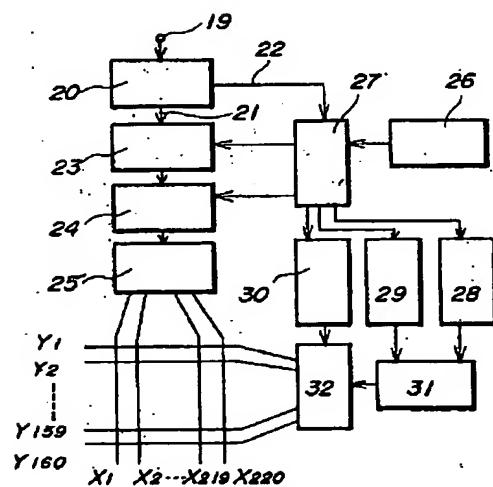


図 8